

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-78674

(P2000-78674A)

(43) 公開日 平成12年3月14日 (2000.3.14)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 4 Q 11/04	3 0 3	H 0 4 Q 11/04	3 0 3 A 5 K 0 2 8
H 0 4 J 3/00		H 0 4 J 3/00	T 5 K 0 3 0
H 0 4 L 12/02		H 0 4 L 11/02	D 5 K 0 6 9
12/66		11/20	B

審査請求 未請求 請求項の数6 O L (全 14 頁)

(21) 出願番号 特願平10-241230

(22) 出願日 平成10年8月27日 (1998.8.27)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 干場 久仁雄

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

(74) 代理人 100082050

弁理士 佐藤 幸男 (外1名)

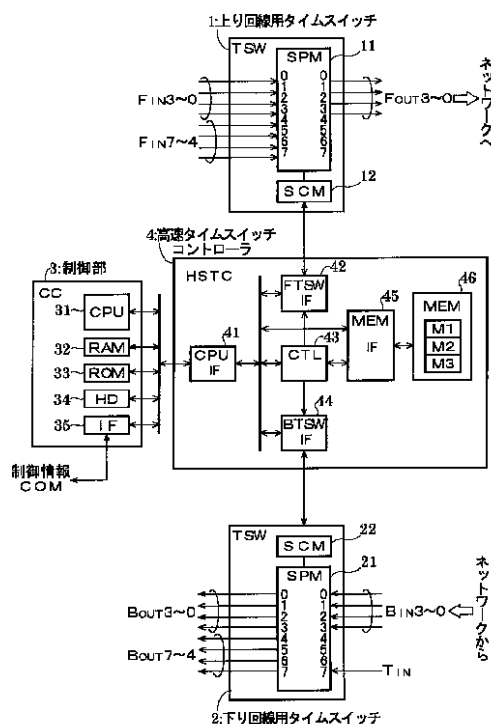
最終頁に続く

(54) 【発明の名称】 デジタル交換機の通話路切替装置

(57) 【要約】

【解決手段】 上り回線用タイムスイッチ1と制御部3の間に、高速タイムスイッチコントローラ4を備える。この高速タイムスイッチコントローラ4は、内部に、呼接続動作シーケンスに必要な情報を格納してあるメモリM1、M2、M3と、呼接続動作シーケンスをハードウェア主体に進めるコントローラCTL43を備え、このコントローラCTL43が、制御部3の制御のもとにメモリM1、M2、M3に格納されている情報によって呼接続動作シーケンスを進める。

【効果】 呼接続動作シーケンスに要する接続遅延時間を大幅に短縮できる。その結果制御部3への高速化要求が緩和される。



具体例1による通話路切替装置のブロック図

【特許請求の範囲】

【請求項1】 入力ハイウェイ中の各タイムスロットに出力ハイウェイ中のいずれかのタイムスロットを選択して割り当てることにより、時分割多重された情報を通話路切替するタイムスイッチと、

このタイムスイッチを制御する制御部と、

加入者ごとの状態情報を格納した第1のメモリと、

全ての加入者に割り当てられたハイウェイのタイムスロットを表示する第2のメモリと、

加入者が呼続制御シーケンスを実行中に、加入者の状態に応じて送出されるべき音源が割り当てられたタイムスロットを加入者の状態情報に対応させて格納した第3のメモリと、

前記第1のメモリに格納された内容と前記第2のメモリに格納された内容とを一定の周期で読み出し、第1のメモリから読み出された前記状態情報を使用して前記第1のメモリから読み出された前記状態情報を使用して前記第2のメモリをアクセスし、当該状態情報に対応する音源が割り当てられたタイムスロットを求め、この音源のタイムスロットと、前記第2のメモリから読み出した各加入者のタイムスロットとを、前記制御部に通知する高速タイムスイッチコントローラを備えたことを特徴とするデジタル交換機の通話路切替装置。

【請求項2】 請求項1に記載のデジタル交換機の通話路切替装置において、

制御部は、呼続動作中に発生する一連のイベント毎に遷移する、加入者の状態情報を収集して、

第1のメモリを書き替えることを特徴とするデジタル交換機の通話路切替装置。

【請求項3】 請求項1に記載のデジタル交換機の通話路切替装置において、

制御部は、呼続動作中に発生する一連のイベント毎に遷移する、加入者の状態情報を収集して、

第1のメモリの内容を、処理ユニット単位で書き替え、この処理ユニットには、複数の加入者の状態情報が含まれることを特徴とするデジタル交換機の通話路切替装置。

【請求項4】 請求項1に記載のデジタル交換機の通話路切替装置において、

高速タイムスイッチコントローラは、

第1のメモリと第2のメモリのアドレスを自動的に発生させて、第1のメモリから読み出されたデータを第3のメモリのアドレスに供給して、

自動的に加入者の状態情報に対応する音源が割り当てられたタイムスロットと、各加入者のタイムスロットとを制御部に出力するハードウェアにより構成されたことを特徴とするデジタル交換機の通話路切替装置。

【請求項5】 請求項1に記載のデジタル交換機の通話路切替装置において、

第2のメモリは、加入者番号により特定されるアドレス

に、その加入者に割り当てられた上りハイウェイと下りハイウェイのタイムスロットを格納し、

第3のメモリは、加入者番号と状態情報とにより特定されるアドレスに、状態情報に対応する音源のタイムスロットを格納したことを特徴とするデジタル交換機の通話路切替装置。

【請求項6】 請求項1に記載のデジタル交換機の通話路切替装置において、

第3のメモリは、加入者番号と状態情報とにより特定されるアドレスに、状態情報に対応する音源のタイムスロットと、オフトーク通信用の音声データのタイムスロットとを格納したことを特徴とするデジタル交換機の通話路切替装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル交換機における通話路切替装置に関する。

【0002】

【従来の技術】従来のデジタル交換機における通話路切替は、以下のようにして行われていた。通話路切替装置内部に備えられている加入者監視メモリを加入者監視プログラムが一定周期毎に読み取り、これを前周期に読み取った結果と比較して差異があれば、発呼とみなし、その差を解釈する。その結果に基づいて、呼続動作が開始される。

【0003】呼続中には、フックオフがあったときダイヤルトーンを返す、ダイヤルされた後呼出し音を返す、話中ならば話中音を返す、というように、発生する一連のイベント毎に状態遷移が繰り返される。この状態遷移を伴う呼続制御のことを呼続動作のシーケンス制御という。

【0004】ダイヤルトーンや呼出音、あるいは話中音等の音声情報の音源は、デジタル交換機のタイムスイッチに接続されている。デジタル交換機のタイムスイッチは、加入者端末の状態に応じた音源を選択して、加入者端末に割り当てられたタイムスロットに接続する。呼続動作中の加入者毎の動作状態や、各加入者に割り当てられたタイムスロット等の情報は、制御メモリに書き込まれている。加入者端末の状態が変更される毎に、制御メモリの内容が書き替えられる。この制御メモリの書き替えやタイムスイッチによる通話路切替制御は、交換機内部に備えるCPU(Central Processing Unit)によって、所定の制御プログラムを実行することによって処理される。

【0005】

【発明が解決しようとする課題】ところで、上記のような従来の技術には、以下に記すような解決すべき課題が残されていた。

1. 通話切替に必要な、制御メモリの書き替えは、各タイムスロット毎に、かつ、呼続動作シーケンス毎に行

わなければならない。従って、呼接続要求が集中すると、制御メモリの書き替え量と書き替え回数は膨大になり、CPUの負荷が大きく、トラフィックの増大により、通話路切替に要する接続遅延時間が大きくなる。この問題を解決するために、ソフト処理の高速化を図るとすれば装置のコストアップに繋がる。

【0006】2. また、日本電信電話(株)が行っているサービスの一つにオフトーク通信サービスというものがある。このサービスは、電話回線の空き時間を利用して、加入者端末に対して災害情報等の音声放送を送り込むサービスである。このオフトーク通信サービスも、タイムスイッチにより音声放送の音源を接続するから、通話路切替操作が伴う。この場合には、状態遷移の制御が更に複雑になるから、よりいっそうの処理の高速化が要求される。その結果、装置がさらに高価になり、サービスのコストアップに繋がっていた。

【0007】

【課題を解決するための手段】本発明は、以上の点を解決するために、次の構成を採用する。

構成1 入力ハイウェイ中の各タイムスロットに出力ハイウェイ中のいずれかのタイムスロットを選択して割り当てることにより、時分割多重された情報を通話路切替するタイムスイッチと、このタイムスイッチを制御する制御部と、加入者ごとの状態情報を格納した第1のメモリと、全ての加入者に割り当てられたハイウェイのタイムスロットを表示する第2のメモリと、加入者が呼接続制御シーケンスを実行中に、加入者の状態に応じて送出されるべき音源が割り当てられたタイムスロットを加入者の状態情報に対応させて格納した第3のメモリと、上記第1のメモリに格納された内容と上記第2のメモリに格納された内容とを一定の周期で読み出し、第1のメモリから読み出された上記状態情報を使用して上記第1のメモリから読み出された上記状態情報を使用して上記第2のメモリをアクセスし、当該状態情報に対応する音源が割り当てられたタイムスロットを求め、この音源のタイムスロットと、上記第2のメモリから読み出した各加入者のタイムスロットとを、上記制御部に通知する高速タイムスイッチコントローラを備えたことを特徴とするデジタル交換機の話路切替装置。

【0008】構成2 構成1に記載のデジタル交換機の話路切替装置において、制御部は、呼接続動作中に発生する一連のイベント毎に遷移する、加入者の状態情報を収集して、第1のメモリを書き替えることを特徴とするデジタル交換機の話路切替装置。

【0009】構成3 構成1に記載のデジタル交換機の話路切替装置において、制御部は、呼接続動作中に発生する一連のイベント毎に遷移する、加入者の状態情報を収集して、第1のメモリの内容を、処理ユニット単位で書き替え、この処理ユニットには、複数の加入者の状態情報が含まれることを特徴とするデジタル交換

機の話路切替装置。

【0010】構成4 構成1に記載のデジタル交換機の話路切替装置において、高速タイムスイッチコントローラは、第1のメモリと第2のメモリのアドレスを自動的に発生させて、第1のメモリから読み出されたデータを第3のメモリのアドレスに供給して、自動的に加入者の状態情報に対応する音源が割り当てられたタイムスロットと、各加入者のタイムスロットとを制御部に出力するハードウェアにより構成されたことを特徴とするデジタル交換機の話路切替装置。

【0011】構成5 構成1に記載のデジタル交換機の話路切替装置において、第2のメモリは、加入者番号により特定されるアドレスに、その加入者に割り当てられた上りハイウェイと下りハイウェイのタイムスロットを格納し、第3のメモリは、加入者番号と状態情報とにより特定されるアドレスに、状態情報に対応する音源のタイムスロットを格納したことを特徴とするデジタル交換機の話路切替装置。

【0012】構成6 構成1に記載のデジタル交換機の話路切替装置において、第3のメモリは、加入者番号と状態情報とにより特定されるアドレスに、状態情報に対応する音源のタイムスロットと、オフトーク通信の音声データのタイムスロットとを格納したことを特徴とするデジタル交換機の話路切替装置。

【0013】

【発明の実施の形態】以下、本発明を図示の実施の形態について詳細に説明する。

具体例1の構成 図1は、具体例1による通話路切替装置のブロック図である。図より、具体例1による通話路切替装置は、上り回線用タイムスイッチ1と、下り回線用タイムスイッチ2と、制御部3と、高速タイムスイッチコントローラ4を備える。上り回線用タイムスイッチ1は、上り回線接続を切り替えるスイッチであり、上り通話メモリSPM11と上り書き込み制御メモリSCM12を備える。

【0014】上り通話メモリSPM11は、上りハイウェイ入力Fin7~0を介して加入者から受け入れた音声情報を上り書き込み制御メモリ12が指定するアドレスに一時的に格納しておくメモリである。その記憶容量は、上り回線用タイムスイッチ1を入出力するチャンネルの総数分確保されている。以後このチャンネルをタイムスロットTS(Time Slot)と記す。このタイムスロットTSは、1加入者毎に1個ずつ割り当てられる。

【0015】上り書き込み制御メモリ12は、高速タイムスイッチコントローラ4の指示に基づいて、音声情報を一時的に格納するアドレスを、上り通話メモリSPM11に、指定するメモリである。この音声情報は、図示していない読み出しカウンタによってアドレス順に読み出されて上りハイウェイ出力Fout3~0を介してネ

ットワークに送出される。

【0016】下り回線用タイムスイッチ2は、下り回線接続を切り替えるスイッチであり、下り通話メモリSPM21と下り書き込み制御メモリSCM22を備える。下り通話メモリSPM21は、下りハイウェイBin3~0を介してネットワークから受け入れた音声情報と、トーンハイウェイTinを介して受け入れた固定音源を下り書き込み制御メモリSCM22が指定するアドレスに一時的に格納しておくメモリである。ここで固定音源とは、通話の起動シーケンス及び終了シーケンスにおいて使用される発信音、呼出音等を指している。

【0017】上記メモリの記憶容量は、下り回線用タイムスイッチ2を入出力するチャンネルの総数分確保されている。下り書き込み制御メモリSCM22は、高速タイムスイッチコントローラ4の指示に基づいて、音声情報を一時的に格納するアドレスを、下り通話メモリSCM21に、指定するメモリである。この音声情報は、図示していない読み出しカウンタによってアドレス順に読み出されて下りハイウェイ出力Bout7~0を介して加入者に送出される。

【0018】図2は、各ハイウェイ上のフレーム構成図である。(a)は、上りハイウェイのフレーム構成であり、(b)は、下りハイウェイのフレーム構成である。各ハイウェイとも8KHz繰り返しのフレーム構成をとっている。1フレームは、512個のTLによって構成され、1個のTLには、8ビットの情報が収容されている。つまり1フレームは、4096ビットの情報を収容している。図中のBは、音声情報を示しており、DT、SDT、RBT、BT、IIT、SLTは、それぞれ、発信音、第2発信音、呼出音、通話中着信表示音、無音の固定音源を示している。ここで、dcは、情報空き状態を示している。

【0019】各図上のTL1個がハイウェイ上の1チャンネルに割り当てられている。従って、各加入者は、1フレームから、この1個のTLに収容された情報を送受することになる。また、上りハイウェイは、Fin3~0の4本、Fout7~0の8本及び下りハイウェイは、Bin3~0の4本、Bout7~0の8本と記してあるが、あくまで1具体例であって、この値に限定されるものではない。

【0020】再度図1に戻って、制御部3は、制御情報COMに基づいて交換機全体の制御を行う部分であり、内部にCPU(Central Processing Unit)31と、RAM(Random Access Memory)32と、ROM(Read Only Memory)33と、HD(Hard Disk)34と、IF(Interface)を備える。

【0021】高速タイムスイッチコントローラ4は、従来ソフトウェア主体で行っていた通話路切替をハードウェア主体に変更して高速切替を可能にする部分である。

その内部に、CPUインタフェース41(以後CPUIFと記す)と、上り回線タイムスイッチインタフェース42(以後FTSWIFと記す)と、コントローラ43(以後CTLと記す)と、下り回線タイムスイッチインタフェース44(以後BTSWIFと記す)と、メモリインタフェース45(以後MEMIFと記す)と、タイムスイッチメモリ46(以後MEMと記す)を備える。

【0022】CPUIF41は、制御部3のバスと高速タイムスイッチコントローラ4の内部バスとのインタフェースを受け持つ部分である。FTSWIF42は、上り回線用タイムスイッチ1とCTL43とのインタフェース、及び高速タイムスイッチコントローラ4の内部バスとのインタフェースを受け持つ部分である。CTL43は、FTSWIF42、BTSWIF44、MEMIF45、及び高速タイムスイッチコントローラ4の内部バスとインタフェースを有して、高速タイムスイッチコントローラ4の論理処理を行う部分である。

【0023】BTSWIF44は、下り回線用タイムスイッチ2とCTL43とのインタフェース、及び高速タイムスイッチコントローラ4の内部バスとのインタフェースを受け持つ部分である。MEMIF45は、MEM45、CTL43、及び高速タイムスイッチコントローラ4の内部バスとのインタフェースを受け持ち、制御部3及びCTL43からMEM45への競合制御を可能にしている部分である。

【0024】MEM45は、32ビットのRAMである。その内部は、M1、M2、M3の3領域に分けられている。これらの領域は、本発明による高速切替を可能にする情報が格納されている部分である。以下に図を用いて、M1、M2、M3の構成について説明する。

【0025】図3は、M1の構成図である。図よりM1は、横軸32ビット縦軸1024行のRAMである。縦軸を8行毎に区分して、それぞれTU0からTU127まで128個の処理ユニットに分解する。この処理ユニット毎に最下行をSB0とし、順に最上行SB7までの8個の追番を付す。このSB0~SB7を選択ビットと定義する。

【0026】次にTU0からTU127まで128個の処理ユニット毎に、横軸32ビットを1ビット毎に縦に区切る。結果として $32 \times 127 = 4096$ 個の、縦に8ビット並んだビット列をえる。この縦のビット列に、図に示すようにTU0右端をUS0として、TU127の左端、US4095までの4096個に追番を付す。

【0027】このUS0~US4095を加入者番号に割り当てる。この加入者番号メモリに、8ビット256種類の選択番号SE0~SE256が格納される。ここで選択番号SE0~SE256とは、この通話切替装置において用いられている、発信音、第2発信音、呼出音、通話中着信表示音、無音の固定音源等を特定するための番号である。後に、再度その詳細を説明する。

【0028】図4は、M2の構成図である。M2は、全ての加入者に割り当てられた上りハイウェイと下りハイウェイのタイムスロットを表示するメモリである。図よりM2は、横軸32ビット縦軸4096行のRAMである。横軸32ビットを縦に16ビット毎に2分する。

【0029】縦軸の最上行から順に1行ずつ、上記M1で説明したUS0～US4095までの加入者番号に割り当てる。上記2分した左側を上りハイウェイに、右側を下りハイウェイに割り当てる。左側16ビットのメモリに、上りハイウェイFout3～0に相当する上り書き込み制御メモリSCM12上のアドレスデータを格納する。同様に右側16ビットのメモリに、下りハイウェイBout0～7に相当する下り書き込み制御メモリSCM22上のアドレスデータを格納する。

【0030】図5は、M3の構成図である。M3は、加入者が呼接続制御シーケンスを実行中に、状態に応じて適切な音源を接続するためのタイムスロットを格納しているメモリである。図よりM3は、横軸32ビット縦軸1048576行のRAMである。横軸32ビットを縦に16ビット毎に2分する。縦軸の最上行から順に256行ずつ4096のブロックに分割する。このブロックを上記M1で説明したUS0～US4095までの加入者番号に1ブロックずつ割り当てる。また、各ブロック毎に最上行から順に1行ずつ、上記選択番号SE0～SE255を割り当てる。

【0031】次にM1～M3各メモリの設定例について説明する。但し以下に説明する設定例は、一例であってこの例に本発明が限定されるものではない。図6は、M1の設定図である。図6は、図3に示す処理ユニットTU0のみについて示している。縦軸にSB0～SB7までの選択ビットを示し、横軸にはUS0～US32までの加入者番号を示している。各加入者番号に割り当てられた縦8ビットには、それぞれSE0から順に、選択音源選択0(TONE0)、選択音源選択1(TONE1)、通話選択(TALK)、通話中着信音選択(IITON)、ハイウェイ上位下位選択(UP/LP)、の信号がそれぞれ0または1の2進データとして格納される。通常、電話が使われていない時、選択ビットは全て0になっている。ある加入者から発呼要求があった時に、制御部3(図1)によって書き替えられる。

【0032】この具体例では、SB5～SB7の選択ビットは使用されていない。従ってSB0～SB4まで5ビットによって32種類の信号の組み合わせを指定することができる。この信号の組み合わせに、それぞれ選択番号SE0～SE31を割り当てる。ここで注意すべき点は、選択ビットSBは8ビットあるので、8ビット全部使用すれば、上記のとおりSE0～SE255まで指定できるが具体例では5ビットのみ使用しているということである。

【0033】上記のように、M1は、1回で横軸32ビ

ット分のデータを一括して書き込むことができる構造をしている。従って、この構造のM1では、8回の書き込みにより、32の加入者全ての状態情報を一括して書き替えることができる。また、M1では、加入者毎の状態情報を格納する位置が固定されているので、該当する処理ユニット(TU)の32の加入者分のデータをまとめて読み出せば、特定の加入者の状態情報を機械的に取り出すことができる。CPUは、呼が成立するたびに、M1の内容を処理ユニット(TU)単位で書き替える。また高速タイムスイッチコントローラ4(図1)は、カウンタによって自動的にこのM1の読み出しアドレスを発生させて、M1の内容全てを周期的に読み出す。これはMEMインタフェース45(図1)に設けられる。読み出されたデータを処理ユニット単位分保持し、上記データ構造を考慮して8ビットずつに分割すれば、加入者毎の状態情報を取り出せる。これは、例えば、32ビットのシフトレジスタ8個を使用すれば簡単に実現する。これは、CTL43(図1)に設けられる。これ以外の構造のハードウェアも容易に設計できる。

【0034】図7は、M2の設定図である。縦軸4096行にUS0～US4095までの加入者番号を割り当てている。横軸は、2分した左側を上りハイウェイに、右側を下りハイウェイに割り当てる。左側16ビットのメモリに、上りハイウェイFout3～0のタイムスロットFout1のTS0～Fout3のTS511に相当する上り書き込み制御メモリSCM12上のアドレスデータを格納する。図1から明らかなように上りハイウェイはFout3～0の4本なので、全行数の半分2048行のみ使用され残りは未使用となる。一方下りハイウェイはBout7～0まで8本なので右側は全行数使用される。このアドレスデータは、ある加入者から発呼要求される前に、前もって格納されている。

【0035】M2を設けることにより、加入者番号をアドレスに入力すると、その加入者に割り当てられた上りハイウェイと下りハイウェイのタイムスロットを読み出すことができる。高速タイムスイッチコントローラ4(図1)は、カウンタによって自動的にUS0～US4095の加入者番号を発生させて、周期的にM2の内容全てを読み出す。このカウンタは、MEMインタフェース45に設けられる。M1の読み出しとM2の読み出しとを同期させると、常に、ある加入者番号の状態情報と、その加入者番号に割り当てられた上りハイウェイと下りハイウェイのタイムスロットとが同時に取り出される。

【0036】図8は、M3の設定図である。図8は、図5に示す1ブロックUS0のみについて示している。この具体例では、上記M1で、SB0～SB4まで5ビットによって32種類の信号の組み合わせが指定されている。従ってSE0～SE31までの32行が使用され、SE32～SE255までは使用されていない。左側1

6ビットは、SB4(図6)UP/LWのみを特定する。ここでUPは、8本のハイウェイの上位4本を、LWは下位4本をそれぞれ示している。SB0~SB4まで5ビットの2進数の最上位が0の時は、00000~01111までであり、10進数に変換すると0~15までに相当する。同様に2進数の最上位が1の時は、10000~11111までであり、10進数に変換すると16~32までに相当する。このSE0~SE15までの選択番号全てにLWを格納する。同様にSE16~SE32までの選択番号全てにUPを格納する。

【0037】右側16ビットは、SB4(図6)UP/LWを除いてSB0~SB3までの4ビットで特定する。00000から01111までと10000~11111、つまりSE0~SE15までとSE16~SE32までに2分割する。SE0~SE15までの16行にそれぞれ順番に図右側の固定音源(a)を格納する。同様にSE16~SE32までの16行にそれぞれ順番に図右側の固定音源(b)を格納する。ここで固定音源は、SE0及びSE16は、発信音DTを、SE1及びSE17は第2発信音STDを、SE2及びSE18は、呼出音RBTを、SE3及びSE19は、話中音BTを、SE4~SB7及びSE20~SE23は通話音TALKを、SE8及びSE24は、発信音DTを、SE9及びSE25は第2発信音STDを、SE10及びSE26は、呼出音RBTを、SE11及びSE27は、話中音BTを、SE12~SE15及びSE28~SE31は通話中着信表示音IITをそれぞれ表している。以上のデータは、ある加入者から発呼要求される前に、前もって格納されている。

【0038】M3を設けることにより呼接続シーケンス制御を開始した加入者の加入者番号と、收容されているスイッチと加入者の状態情報をアドレスに入力すると、上りハイウェイに接続すべき音源のタイムスロットと、下りハイウェイに接続すべき音源のタイムスロットとが読み出される。加入者の加入者番号はM2の読み出し制御に使用したものと同一のものを使用する。收容されているスイッチは、0または1で表示され、すでに制御部から通知を受けたものをレジスタ等に保持しておく。加入者の状態遷移は、M1から読み出されたものを入力する。従って、M3の読み出し制御も、高速タイムスイッチコントローラ(図1)によりハードウェアのみによって実現される。この読み出しもM1、M2と同様に周期的に行われる。

【0039】M3から上りハイウェイに接続すべき音源のタイムスロットが読み出されると、M2から読み出された加入者に割り当てられた上りタイムスロットに、その音源のタイムスロットを接続するように制御すればよい。M3から下りハイウェイに接続すべき音源のタイムスロットが読み出されると、M2から読み出された加入者に割り当てられた下りタイムスロットに、その音源の

タイムスロットを接続するように制御すればよい。M2の出力とこれに対応するM3の出力とが同時に接続するように制御すればよい。M2の出力とこれに対応するM3の出力とが同時に制御部に送出されるように出力を保持するレジスタを設けて、出力タイミングを制御するとよい。このレジスタ等は、CPUインタフェース41(図1)に設けられる。以上で具体例1の構成の説明を終了して次に再度図1に戻って具体例1の動作について説明する。

10 【0040】具体例1の動作 今仮に、加入者番号US0の加入者が発呼要求したと仮定する。通常、電話が使用されていない時、M1のSB(図6)は全て0に設定されている。加入者番号US0から発呼要求があると、制御部3に制御情報COMが送られてくる。この制御情報COMを受け入れた制御部3は、その加入者番号US0のTSがFin0のTS0に收容されていることをM2(図7)から読み取る。この加入者番号は、Fin0~3に属しているので、UP/LWをLWにするために、SB4(図6)を0に、設定する。この時のUS0の選択データは00000となる。この値はSE0(図8)に相当する。

20 【0041】CTL43は、FTSW42とSCM12を介してFin0~3を上り通話スイッチに接続し、BTSW44とSCM22を介してBuot0~3を下り通話スイッチに、接続する。同時にM3の右側(図8)のSE0読み出す。その結果発信音DTをBout0のTS0にのせて加入者番号US0に送出する。加入者は、この発信音DTを確認した後、接続したい相手の電話番号をプッシュボタン等によって通知する。制御部3は、接続可能である、との、制御情報COMを受け入れた時、呼出音RBTを送出するためにSB1(図6)を1に書き替える。

30 【0042】この時、US0の選択データは00010となる。この値はSE2(図8)に相当する。その結果呼出音RBTをBout0のTS0にのせて加入者番号US0に送出する。この呼出音RBTを受け入れた加入者は、現在呼出中であることを確認できる。同様にして接続相手が通話中であれば、制御部3は、通話中である、との、制御情報COMを受け入れた時、話中音BTを送出するためにSB0(図6)、SB1(図6)の双方を1に書き替える。この時、US0の選択データは00011となる。この値はSE3(図8)に相当する。その結果呼出音RBTをBout0のTS0にのせて加入者番号US0に送出する。この話中音BTを受け入れた加入者は、現在通話中であることを確認できる。

40 【0043】また、制御部3は、接続相手が通話可能になった、との、制御情報COMを受け入れた時、SB2(図8)を1に書き替える。この時、US0の選択データは00100となる。この値はSE4(図8)に相当する。その時CTL43は、BTSW42と下り書き込

み制御メモリ 22 を介して Bin 0 ~ 3 を下り通話スイッチに接続する。その結果上り下りとも接続相手と接続され通話可能になる。

【0044】次に、加入者番号 US 2048 の加入者が発呼要求したと仮定する。通常、電話が使用されていない時は M1 の SB (図 6) は全て 0 に設定されている。加入者番号 US 2048 から発呼要求があると、制御部 3 に制御情報 COM が送られてくる。この制御情報 COM を受け入れた制御部 3 は、その加入者番号 US 2048 の TS が Fin 4 の TS0 に收容されていることを M2 (図 7) から読み取る。この加入者番号は、Fin 4 ~ 7 に属しているので、UP/LP を UP にするために SB4 (図 6) を 1 に、設定する。この時の US0 の選択データは 10000 となる。この値は SE16 (図 8) に相当する。

【0045】CTL43 は、FTSW42 と SCM12 を介して Fin 4 ~ 7 を上り通話スイッチに接続し、BTSW44 と SCM22 を介して Bout 4 ~ 7 を下り通話スイッチに、接続する。同時に M3 の右側 (b) (図 8) の SE16 を読み出す。その結果発信音 DT を Bout 4 の TS0 にのせて加入者番号 US 2048 に送出する。加入者は、この発信音 DT を確認した後、接続したい相手の電話番号をプッシュボタン等によって通知する。制御部 3 は、接続可能である、との、制御情報 COM を受け入れた時、呼出音 RBT を送出するために SB1 (図 6) を 1 に書き替える。

【0046】この時、US 2048 の選択データは 10010 となる。この値は SE18 (図 8) に相当する。その結果呼出音 RBT を Bout 4 の TS0 にのせて加入者番号 US 2048 に送出する。この呼出音 RBT を受け入れた加入者は、現在呼出中であることを確認できる。同様にして接続相手が通話中であれば、制御部 3 は、通話中である、との、制御情報 COM を受け入れた時、話中音 BT を送出するために SB0 (図 6)、SB1 (図 6) の双方を 1 に書き替える。この時、US 2048 の選択データは 10011 となる。この値は SE19 (図 8) に相当する。その結果呼出音 RBT を Bout 4 の TS0 にのせて加入者番号 US 2048 に送出する。この話中音 BT を受け入れた加入者は、現在通話中であることを確認できる。

【0047】また、制御部 3 は、接続相手が通話可能になった、との、制御情報 COM を受け入れた時、SB2 (図 8) を 1 に書き替える。この時、US 2048 の選択データは 10100 となる。この値は SE20 (図 8) に相当する。その時 CTL43 は、BTSW42 を介して Bin 0 ~ 3 を下り通話スイッチに接続する。その結果上り下りとも接続相手と接続され通話可能になる。以下同様の動作によって全ての加入者に対して呼接続動作シーケンスに従って固定音源を送出することができる。更に、SB4 に 1 を間欠的に書き込むことによ

て、TALK と IIT が交互に選択されるため、通話中に間欠的に通話中着信表示音 IIT を挿入することも可能になる。

【0048】以上の動作は、メモリ M2、M3 に予め定められている、必要なデータが格納されているため、発呼が発生した時、メモリ M1 を書き替えるだけで、制御メモリを書き替える必要がなく、呼接続動作シーケンスは全て機械的に処理される。ここで留意すべきことは、以上の動作の中で制御部 3 (1 図) の役割は、M1 を書き替えることだけであり、他の動作は、全て高速タイムスイッチコントローラ 4 が代行していることである。

【0049】具体例 1 の効果 以上説明したように、高速タイムスイッチコントローラを備え、その内部にメモリ M1、M2、M3 を配置し、M2、M3 に、通話切替に必要な制御データを初期設定しておくことにより、以下の効果が得られる。

【0050】1. 制御部 3 の役割は、M1 の選択ビット、SB0 ~ SB7 を 1 処理ユニット分まとめて書き替えるだけになる。呼接続動作シーケンスに必要な切替は、全て高速タイムスイッチコントローラによって機械的に処理される。従って通話切替に要する接続遅延時間は、大幅に短縮される。その結果制御部 3 への高速化要求が緩和される。

2. 同一処理ユニット TU 内での複数加入者からの同時発呼があった時、呼接続動作シーケンスの初期段階を、同時進行させることも可能である。

【0051】3. 呼接続動作シーケンス進行時に、1 ステップ毎のデータ書き替えは、M1 の選択ビット SB を 1 ビット書き替えるだけで他のビットを書き替える必要がないため、高速書き替えが可能になる。

4. 以上の結果、通話切替時に、加入者は、呼接続動作シーケンスの進行状態を、最短遅延時間で確認することができる。

【0052】具体例 2 の構成 具体例 2 は、本発明をオフトーク通信システムに適用した一例である。具体例 2 について説明する前にオフトーク通信システムの概要について図を用いて説明する。図 9 は、オフトーク通信システムのブロック図である。図より、オフトーク通信システムは、アナログ電話機 51 と、スピーカ 52 と、オフトークサービス端末 53 と、加入者線インタフェース 54 と、オフトーク局内装置 55 と、通話路切替装置 56 と、オフトーク情報提供装置 57 を備える。

【0053】アナログ電話機 51 は、通常のアナログ電話機である。スピーカ 52 は、オフトーク情報を流すスピーカである。オフトークサービス端末 53 は、回線が空き状態の時、自動的にスピーカをオンにする端末であり、その内部にチャンネル選択用のボタンが装備されている。

【0054】加入者線インタフェース 54 は、回線内の情報をアナログ/デジタル変換すると共に、回線状態

の情報変化の監視を行う、加入者線と交換局間のインタフェース部分である。オフトーク局内装置 55 は、オフトーク情報提供装置 57 と共に、オフトーク情報を通信回線に流す装置である。通話路切替装置 56 は、本発明によるオフトーク情報を切り替える装置である。

【0055】図 10 はオフトーク通信システムのフレーム構成図である。(a) は、上りハイウェイのフレーム構成であり、(b) は、下りハイウェイのフレーム構成である。各ハイウェイとも 8 KHz 繰り返しのフレーム構成をとっている。1 フレームは、512 個の T L によって構成され、1 個の T L には、8 ビットの情報が収容されている。つまり 1 フレームは、4096 ビットの情報を収容している。

【0056】図中の B は、音声情報を示しており、無音ハイウェイ S L i n 上の S L T は無音を示している。オフトーク音声ハイウェイ O F i n 上の、T S 0 ~ T S 11 までに収容されている S 0 ~ S 11 は、それぞれオフトークチャンネル C H 0 ~ C H 11 までの音声データである。T S 12 に収容されている I N T は、通話中信号音送出サービス音声である。T S 13 に収容されている S L T は無音を示している。T S 14 に収容されている W N はホワイトノイズである。また、d c は、情報空き状態を示している。

【0057】各図上の T L 1 個がハイウェイ上の 1 チャンネルに割り当てられている。従って、各加入者は、1 フレームから、この 1 個の T L に収容された情報を送受することになる。また、上りハイウェイは、F i n 3 ~ 0 の 4 本、F o u t 3 ~ 0 の 4 本、及び下りハイウェイは、B i n 3 ~ 0 の 4 本、B o u t 3 ~ 0 の 4 本と記してあるが、あくまで 1 具体例であって、この値に限定されるものではない。以上の構成に基づいて、アナログ電話機 51 (図 9) が使用されていない時に、オフトークサービス端末 53 (図 3) が、自動的にスピーカをオンにする。その時本発明による通話路切替装置 56 (図 3) が動作して、オフトークチャンネル C H 0 ~ C H 11 の、いずれかの音声情報がスピーカに流される。

【0058】以上で、オフトーク通信システムの概要説明を終了して、本発明の第 2 の具体例である上記通話路切替装置 56 について説明する。具体例 1 と重複する部分は割愛する。図 11 は具体例 2 による通話路切替装置のブロック図である。図より、具体例 2 による通話路切替装置は、上り回線用タイムスイッチ 61 と、下り回線用タイムスイッチ 62 と、制御部 63 と、高速タイムスイッチコントローラ 64 を備える。上り回線用タイムスイッチ 61 は、上り通話メモリ S P M 81 と上り書き込み制御メモリ S C M 82 を備える。

【0059】上り通話メモリ S P M 81 は、上りハイウェイ入力 F i n 3 ~ 0、及び無音ハイウェイ S L i n を介して加入者から受け入れた音声情報を上り書き込み制御メモリ S C M 81 が指定するアドレスに一時的に格納

しておくメモリである。その記憶容量は、上り回線用タイムスイッチ 61 を入出力するチャンネルの総数分、即ちタイムスロット T S の総数分確保されている。このタイムスロット T S は、1 加入者毎に 1 個ずつ割り当てられる。

【0060】上り書き込み制御メモリ S C M 82 は、高速タイムスイッチコントローラ 64 の指示に基づいて、音声情報を一時的に格納するアドレスを、上り通話メモリ S P M 81 に、指定するメモリである。この音声情報は、図示していない読み出しカウンタによってアドレス順に読み出されて上りハイウェイ出力 F o u t 3 ~ 0 を介してネットワークに送出される。

【0061】下り回線用タイムスイッチ 62 は、下り通話メモリ S P M 84 と下り書き込み制御メモリ S C M 83 を備える。下り通話メモリ S P M 84 は、下りハイウェイ B i n 3 ~ 0 を介してネットワークから音声情報と、オフトーク局内装置 55 からオフトーク音声を受け入れて、下り書き込み制御メモリ S C M 83 が指定するアドレスに一時的に格納しておくメモリである。ここでオフトーク音声とは、オフトーク通信において使われるオフトークチャンネル C H 0 ~ C H 11 の音声データ等をさしている。

【0062】上記メモリの記憶容量は、下り回線用タイムスイッチ 62 を入出力するチャンネルの総数分確保されている。下り書き込み制御メモリ S C M 83 は、制御部 63 の指示に基づいて、音声情報を一時的に格納するアドレスを、下り通話メモリ S P M 84 に、指定するメモリである。この音声情報は、図示していない読み出しカウンタによってアドレス順に読み出されて下りハイウェイ出力 B o u t 7 ~ 0 を介して加入者に送出される。

【0063】制御部 63 は、制御情報 S C N H W に基づいて交換機全体の制御を行う部分であり、内部に C P U 91 と、R A M 92 と、R O M 93 と、H D 94 と、監視部 95 を備える。具体例 1 との差異は、監視部 95 が I F 35 に置き換えられたことのみである。監視部 95 は、制御情報 S C N H W を監視し続ける部分である。

【0064】高速タイムスイッチコントローラ 64 は、従来ソフトウェア主体で行っていた通話路切替をハードウェア主体に変更して高速切替可能にする部分である。その内部に、C P U I F 71 と、回線タイムスイッチインタフェース 72 (以後 T S W I F と記す) と、C T L 73 と、M E M I F 74 と、M E M 75 を備える。

【0065】具体例 1 との差異は、具体例 1 では、F T S W I F 42 と B T S W I F 43 と 2 個備えられていたタイムスイッチインタフェースが、T S W I F 72 と、1 個に置き換えられたことのみである。T S W I F 72 は、上り回線用タイムスイッチ 61、及び下り回線用タイムスイッチ 62 と、C T L 73 とのインタフェース、及び高速タイムスイッチコントローラ 64 の内部バスとのインタフェースを受け持つ部分である。

【0066】MEM75は、32ビットのRAMである。その内部は、M1、M2、M3の3領域に分けられている。これらの領域は、本発明による高速切替を可能にする情報が格納されている部分である。この構成は具体例1と全く同様である。このMEM75の設定例について以下に説明する。但し以下に説明する設定例は、一例であってこの例に本発明が限定されるものではない。以後説明の都合上、MEM75のメモリM1、M2、M3をそれぞれM1(2)、M2(2)、M3(2)と記す。

【0067】図12は、M1(2)の設定図である。縦軸にSB0～SB7までの選択ビットを示し、横軸にはUS0～US32までの加入者番号を示している。各加入者番号に割り当てられた縦8ビットには、それぞれSE0から順に、チャンネル選択0(CS0)、チャンネル選択1(CS1)、無音選択(SLT)、通話中信号音選択(INT)、オフトーク状態選択(OFT)、の信号がそれぞれ0または1の2ビットデータとして格納される。通常、通話中は、SB4が0になり、他の選択ビットは通話直前の状態を維持している。

【0068】図13は、M2(2)の設定図である。縦軸4096行にUS0～US4095までの加入者番号を割り当てている。横軸は、2分した左側を上りハイウェイに、右側を下りハイウェイに割り当てる。左側16ビットのメモリに、上りハイウェイFout3～0のタイムスロットFout1のTS0～Fout3のTS511に相当する上り書き込み制御メモリSCM12上のアドレスデータを格納する。図から明らかなように上り下りともハイウェイは4本なので、全行数の半分2048行のみ使用され残りは未使用となる。このアドレスデータは、ある加入者からオフトーク通信サービスを要求される前に、前もって格納されている。

【0069】図14は、M3(2)の設定図である。図14は、1ブロックUS0、のみについて示している。この具体例2では、上記M1(2)で、SB0～SB4まで5ビットによって32種類の信号の組み合わせが指定されている。従ってSE0～SE31までの32行が使用され、SE32～SE255までは使用されていない。

【0070】左側16ビットは、SB4が0の時、つまり5ビットの2進数の最上桁が0の時は、00000～01111までであり、10進数に変換すると0～15まででありSE0～SE15が特定される。同様にSB4が1の時、つまり2進数の最上桁が1の時は、10000～11111までであり、10進数に変換すると16～32まででありSE16～SE31が特定される。このSE0～SE15までの選択番号全てに上り直進SRTF(Straight Forward)を格納する。同様にSE16～SE32までの選択番号全てに無音選択SLTを格納する。

【0071】右側16ビットには、複数種類のオフトーク契約内容を任意に設定することができる。ここでは一例として4種類のオフトーク契約内容を設定する。即ちAは、オフトーク+通信中信号音送出サービス加入者、Bは、オフトークサービスのみの加入者、Cは、サービス停止中の加入者、Dは、非オフトーク、及び非通話中信号音送出サービス加入者である。

【0072】A、オフトーク+通信中信号音送出サービス加入者の設定について説明する。左側16ビットと同様にSB4が0の時、つまり5ビットの2進数の最上桁が0の時は、SE0～SE15までが特定される。またSB4が0で、かつ、SB3が0の時は、SE0～SE7が特定される。更に、SB4が0で、かつ、SB3が1の時は、SE8～SE15が特定される。このSE0～SE7に、下り直進SRTB(Straight Backward)を格納し、SE8～SE15に、通話中信号音選択INTを格納する。

【0073】同様に、SB4が1、SB3が1、SB2が0の時は、SE16～SE19が、特定される。SB4が1、SB3が1、SB2が0、SB1が0の時は、SE20～SE23が特定される。SB4が1、SB3が1、SB2が0、SB1が1の時は、SE20～SE23が、特定される。SB4が1、SB3が1、SB2が0、SB1が1の時は、SE20～SE23が、特定される。SB4が1、SB3が1、SB2が1、SB1が1、SB0が0の時は、SE24～SE27が、特定される。SB4が1、SB3が1、SB2が1、SB1が1、SB0が1の時は、SE28～SE31が、特定される。

【0074】上記SE16～SE19にCH0～CH3を、SE20～SE23に無音選択SLTを、SE24～SE27にCH0～CH3を、SE28～SE31に無音選択SLTを、それぞれ格納する。ここでCH0～CH3は、オフトーク通信のチャンネルであり、加入者がオフトーク音声S0～S11(図10)の中から自由に選択することができる。

【0075】以下同様に4種類の設定がなされる。CにおけるWNは、ホワイトノイズを選択可能にしている。以上4種類の設定は、あくまで一例であって本発明がこの設定に限定されるものではない。以上のデータは、加入者との契約によって前もって、4種類のうちどれかが格納されている。以上で具体例2の構成の説明を終了したので、図11に戻って具体例2の動作について説明する。

【0076】具体例2の動作 今仮に、加入者番号US0の加入者が、オフトーク通信サービスの受信を開始する場合についての動作を説明する。この加入者は、上記A、即ちオフトーク+通信中信号音送出サービスに加入していたと仮定する。

【0077】通常、電話が使用されている状態、つまり

通話中は、M1(2)のSB4(図12)は0に設定されている。従って左側16ビットは、上り直進SRTFに、右側16ビットは下り直進SRTB、または通話中信号音選択INTが選択されているため、通話回線が接続されている。加入者が通話を終了すると、制御部3内部の監視部95に制御情報SCNHWが送られてくる。この制御情報SCNHWによって、制御部3は、US0が通話終了したことを検出する。

【0078】制御部3は、M1(2)のSB4(図12)を1に書き替える。同時に、その加入者番号US0のTSがFin0及びFout0のTS0に收容されていることをM2(2)(図13)から読み取る。SB4(図12)を1に書き替えると、M3(2)(図14)のSEは、SE16~SE31のいずれかを特定することになる。従って、左側16ビットの上りハイウェイ出力は無音選択SLTになる。この時SB3~SB0は、以前(通話前)の設定値が保持されているので、右側16ビット、下りハイウェイ入力には、以前の設定値によって特定されるチャネルのオフトーク通信音が流される。この切替はCTL73によって上りハイウェイ出力と下りハイウェイ入力が交互に行われる。もし仮に他のチャネルを望む時は、SB3~SB0を書き替えることによって自由にCH0~CH3を選択することができる。

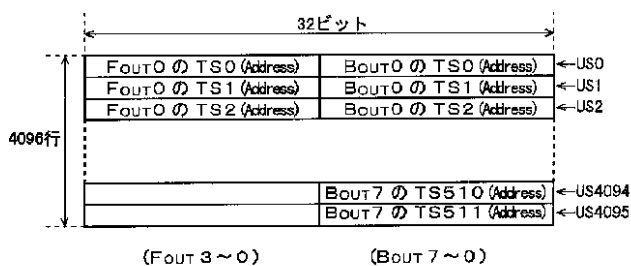
【0079】具体例2の効果 以上説明したように、高速タイムスイッチコントローラを備え、その内部にメモリM1、M2、M3を配置し、M2、M3にオフトーク通信情報切替に必要な制御データを初期設定しておくことにより、以下の効果が得られる。即ち、M1の選択ビット、SB0~SB7を1処理ユニット分まとめて書き替えるだけで、オフトーク通信情報切替に必要なシーケンスは、全て機械的に処理される。従って、オフトーク通信情報切替に要する接続遅延時間を大幅に短縮できる。その結果制御部3への高速化要求が緩和される。

【図面の簡単な説明】

【図1】具体例1による通話路切替装置のブロック図である。

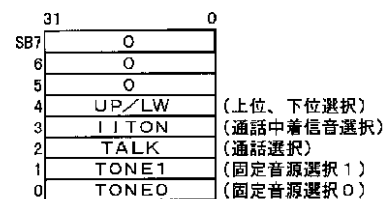
- * 【図2】各ハイウェイのフレーム構成図である。
 - 【図3】M1の構成図である。
 - 【図4】M2の構成図である。
 - 【図5】M3の構成図である。
 - 【図6】M1の設定図である。
 - 【図7】M2の設定図である。
 - 【図8】M3の設定図である。
 - 【図9】オフトーク通信システムのブロック図である。
 - 【図10】オフトーク通信システムのフレーム構成図である。
 - 【図11】具体例2による通話路切替装置のブロック図である。
 - 【図12】M1(2)の設定図である。
 - 【図13】M2(2)の設定図である。
 - 【図14】M3(2)の設定図である。
- 【符号の説明】
- 1 上り回線用タイムスイッチ
 - 2 下り回線用タイムスイッチ
 - 3 制御部
 - 4 高速タイムスイッチコントローラ
 - 11 上り通話メモリ(SPM)
 - 12 上り書き込み制御メモリ(SCM1)
 - 21 下り通話メモリ(SPM)
 - 22 下り書き込み制御メモリ(SCM1)
 - 31 CPU
 - 32 RAM
 - 33 ROM
 - 34 HD
 - 35 IF
 - 41 CPUインタフェース(CPUIF)
 - 42 上り回線タイムスイッチインタフェース(FTSWIF)
 - 43 コントローラ(CTL)
 - 44 下り回線タイムスイッチインタフェース(BTSWIF)
 - 45 メモリインタフェース(MEMIF)
 - 46 タイムスイッチメモリ(MEM)

【図4】



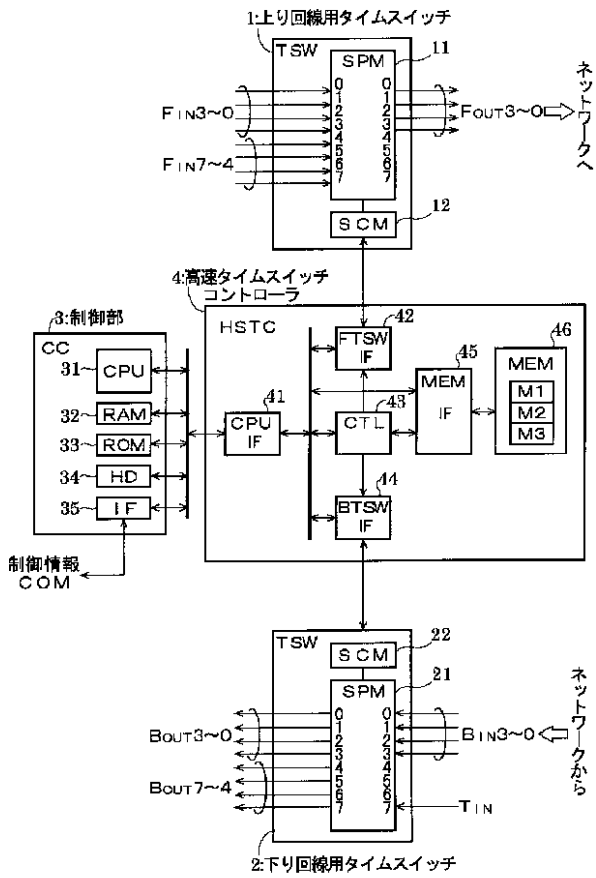
M2の構成図

【図6】



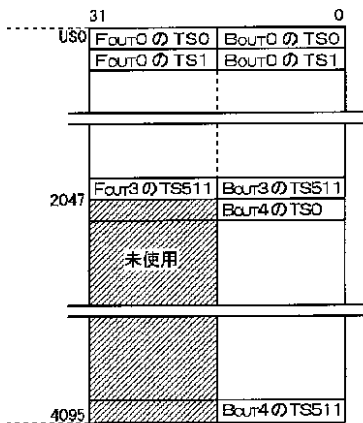
M1の設定図

【図1】

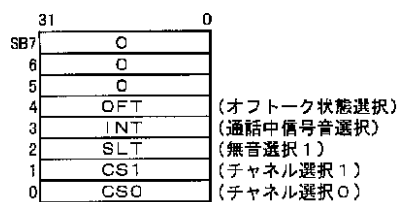


具体例1による通話路切替装置のブロック図

【図7】

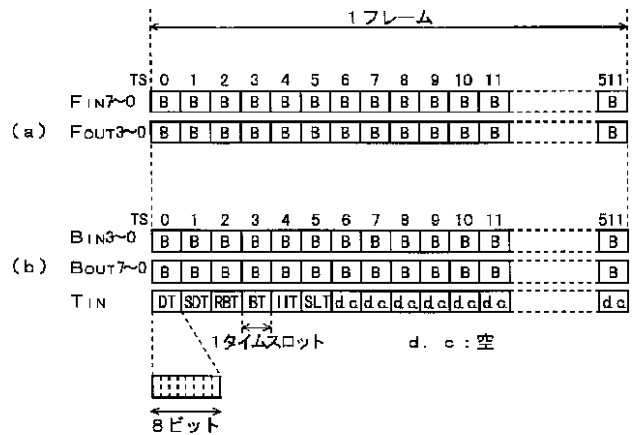


M2の設定図



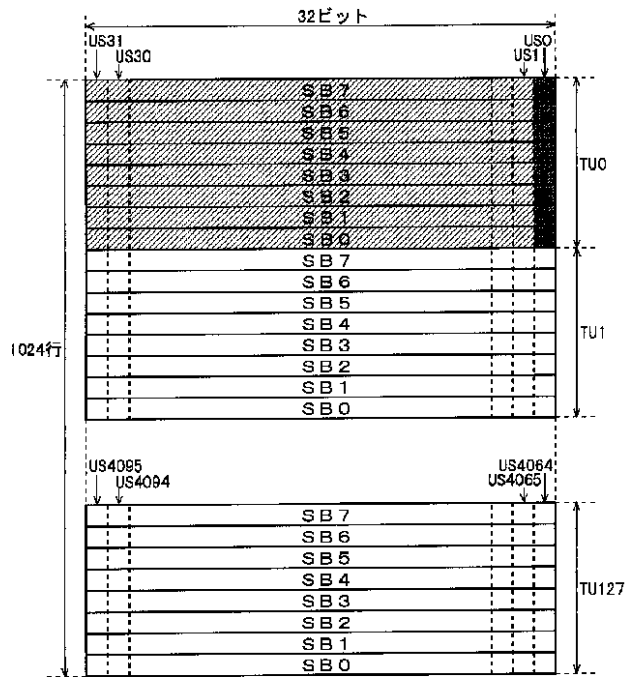
M1(2)の設定図

【図2】



各ハイウェイのフレーム構成図

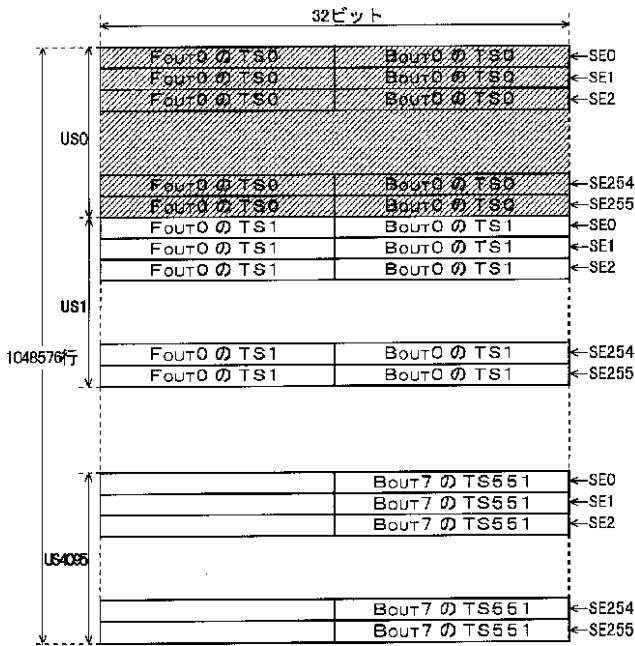
【図3】



M1の構成図

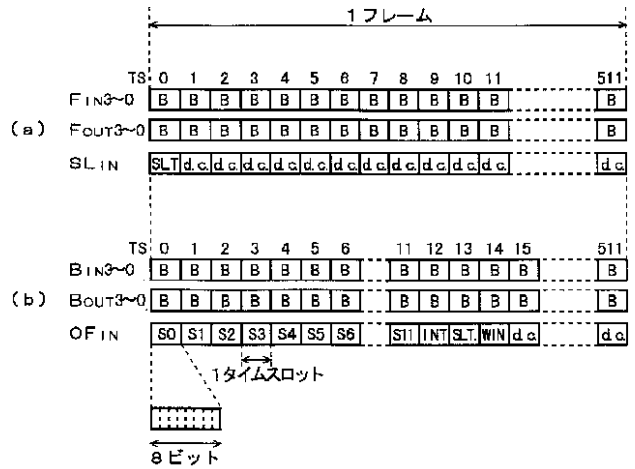
【図12】

【図 5】



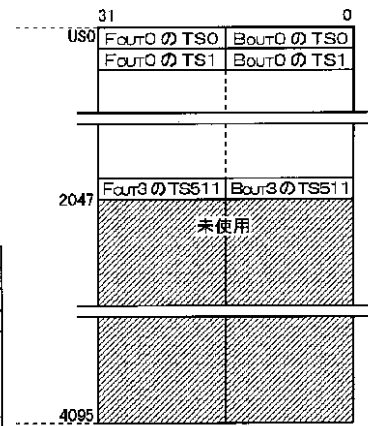
M3の構成図

【図 10】



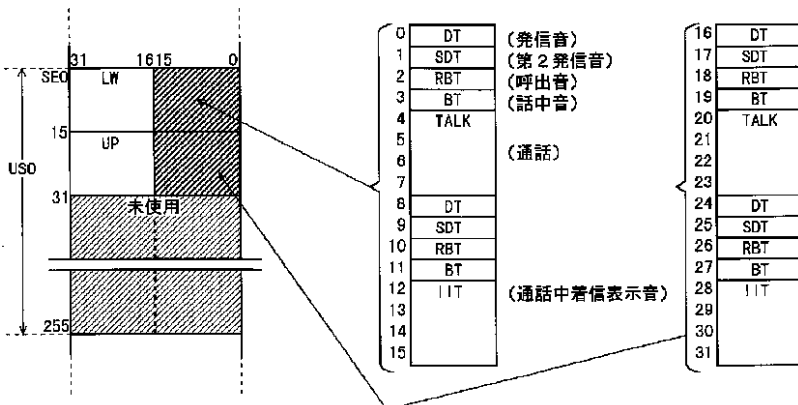
オプティック通信システムのフレーム構成図

【図 13】



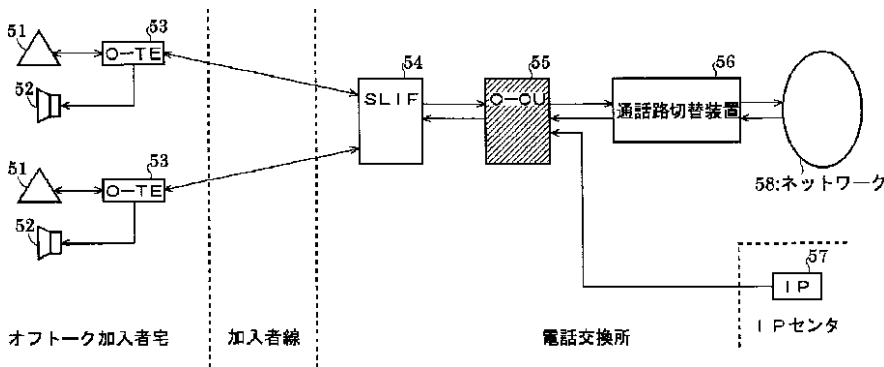
M2(2)の設定図

【図 8】



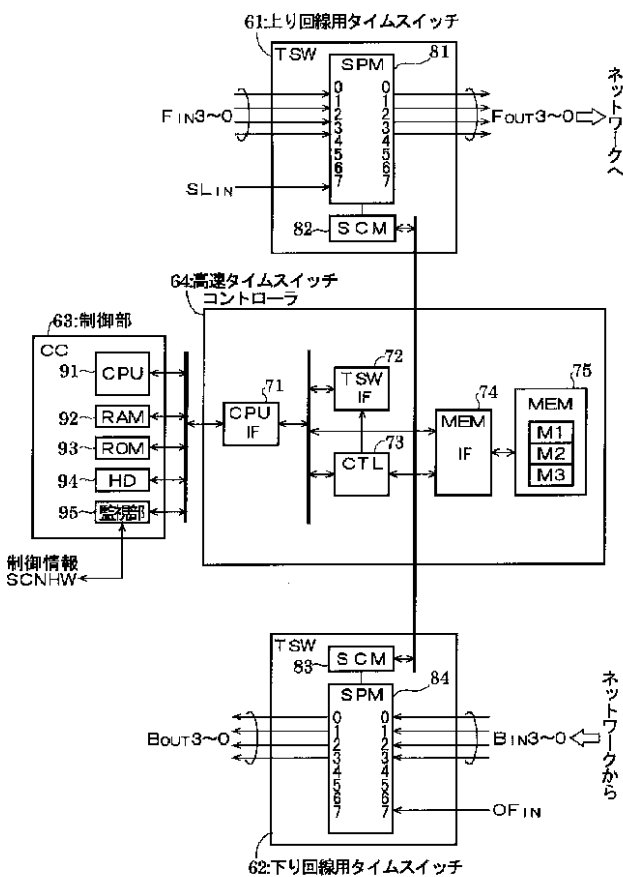
M3の設定図

【図9】



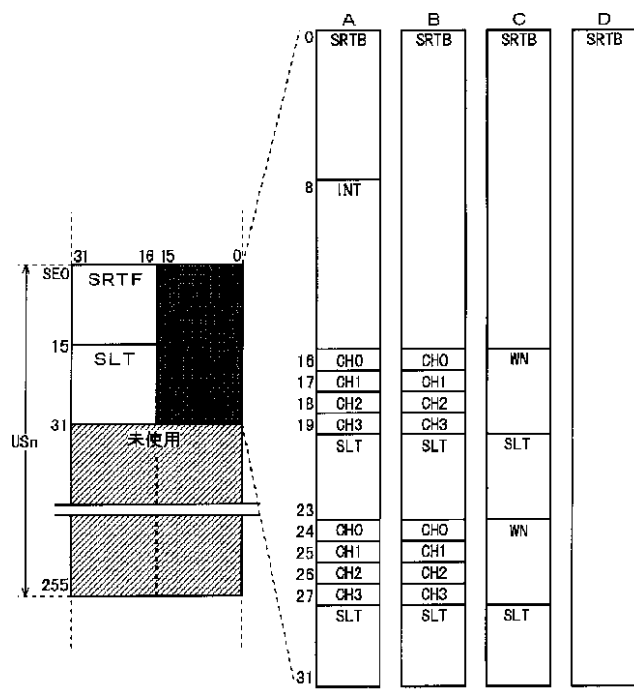
オフトーク通信システムのブロック図

【図11】



具体例2による通話路切替装置のブロック図

【図14】



M3 (2) の設定図

フロントページの続き

(72)発明者 鍋島 新吾
 東京都港区虎ノ門1丁目7番12号 沖電気
 工業株式会社内

(72)発明者 大栢 智晴
 東京都新宿区西新宿三丁目19番2号 日本
 電信電話株式会社内

Fターム(参考) 5K028 MM13 RR02 SS24 TT01
5K030 GA02 HA02 HB11 KX01 LB02
MA07 MA14
5K069 AA15 BA02 DA03 DA05 DB14
DB18 DB22 FA26